

Docket No.: 67162-026

PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of	:	Customer Number: 20277
	:	
Tomokazu OTANI, et al.	:	Confirmation Number:
	:	
Serial No.:	:	Group Art Unit:
	:	
Filed: October 17, 2003	:	Examiner: Unknown
	:	
For: SEMICONDUCTOR DEVICE HOUSING PLURAL STACKED SEMICONDUCTOR ELEMENTS		

**CLAIM OF PRIORITY AND
TRANSMITTAL OF CERTIFIED PRIORITY DOCUMENT**

Mail Stop CPD
Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Sir:


In accordance with the provisions of 35 U.S.C. 119, Applicants hereby claim the priority of:

Japanese Patent Application No. 2003-063050, filed March 10, 2003

cited in the Declaration of the present application. A certified copy is submitted herewith.

Respectfully submitted,

MCDERMOTT, WILL & EMERY


Stephen A. Becker
Registration No. 26,527

600 13th Street, N.W.
Washington, DC 20005-3096
(202) 756-8000 SAB:tlb
Facsimile: (202) 756-8087
Date: October 17, 2003

日本国特許庁
JAPAN PATENT OFFICE

47162-026
OTANI et al.
October 17, 2003
McDermott, Will & Emery

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application:

2003年 3月10日

出願番号

Application Number:

特願2003-063050

[ST.10/C]:

[JP 2003-063050]

出願人

Applicant(s):

三菱電機株式会社

2003年 4月11日

特許庁長官
Commissioner,
Japan Patent Office

太田信一郎

出証番号 出証特2003-3025324

【書類名】 特許願

【整理番号】 542808JP01

【提出日】 平成15年 3月10日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 23/50

【発明者】

 【住所又は居所】 東京都千代田区丸の内二丁目2番3号 三菱電機株式会社
社内

 【氏名】 大谷 紀憲

【発明者】

 【住所又は居所】 東京都千代田区丸の内二丁目2番3号 三菱電機株式会社
社内

 【氏名】 中井 潤

【特許出願人】

 【識別番号】 000006013

 【住所又は居所】 東京都千代田区丸の内二丁目2番3号

 【氏名又は名称】 三菱電機株式会社

【代理人】

 【識別番号】 100062144

 【弁理士】

 【氏名又は名称】 青山 葆

【選任した代理人】

 【識別番号】 100086405

 【弁理士】

 【氏名又は名称】 河宮 治

【手数料の表示】

 【予納台帳番号】 013262

 【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 複数の半導体素子を積載して収納した半導体装置

【特許請求の範囲】

【請求項 1】 各々に複数のパッドが配列され、積載されて収納される複数の半導体素子と、

前記半導体素子のうちの少なくとも 2 つの半導体素子に対して電源電圧を供給する棒状の電源電圧供給用フレームとを備えたことを特徴とする半導体装置。

【請求項 2】 前記電源電圧供給用フレームは、電源を供給する半導体素子の各々に対して設けられ、その半導体素子のパッド列に沿って付設されるフレーム部と、それらのフレーム部を連結する部分とからなることを特徴とする請求項 1 記載の半導体装置。

【請求項 3】 前記電源電圧供給用フレームが 2 つの半導体素子に電源を供給する場合、前記電源電圧供給用フレームは、それらの半導体素子のうちの大きい方の半導体素子上に付設されることを特徴とする請求項 1 記載の半導体装置。

【請求項 4】 前記電源電圧供給用フレームは、前記 2 つの半導体素子のパッド列の間に付設されることを特徴とする請求項 3 記載の半導体装置。

【請求項 5】 各々に複数のパッドが配列され、積載されて収納される複数の半導体素子と、

前記半導体素子間に挿入される、導電性を有するスペーサとを備え、

該スペーサと、少なくとも 1 つの前記半導体素子のパッドとをワイヤボンディングにより接続したことを特徴とする半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は半導体装置に関し、特に、複数の半導体素子を積載して収納した半導体装置の構造に関する。

【0002】

【従来の技術】

複数の半導体 IC チップを積載して 1 つのパッケージ内に封止した半導体装置

がある。一般に半導体装置内に収納される各半導体 I C チップには電源供給用の接続点（パッド）が複数設けられている。従来、各半導体 I C チップへの電源供給は、1 つの電源供給用パッドのみを介して電源供給が行なわれていた。これは、半導体装置の電源用外部引出しリードが一箇所に規定されていることから、1 つの電源用外部引出しリードから複数の電源供給用パッドにワイヤ接続すると、リードフレームとパッド間のワイヤ数の増加や、ワイヤの交差等の問題があるからである。

【 0 0 0 3 】

なお、特許文献 1 には、半導体装置において半導体チップのパッドと電源電圧供給用棒状インナーリードとをボンディングワイヤにて接続したものが開示されている。

【 0 0 0 4 】

【特許文献 1】

特開平 5 - 1 2 9 5 0 0 号公報

【 0 0 0 5 】

【発明が解決しようとする課題】

上記のような半導体 I C チップへの電源供給が 1 つの電源供給用パッドのみを介して行なわれる構成では、近年の大容量、高速動作を実現するための半導体装置に要求される安定した電源供給ができない。すなわち、そのような半導体装置においては、半導体装置内の複数の半導体 I C チップが同時に動作することで電源環境が厳しい環境となり、各半導体 I C チップへの安定した電源供給が行えなく、半導体装置の動作不良を招くという問題があった。

【 0 0 0 6 】

なお、特許文献 1 は複数の半導体チップを収納した半導体装置を想定したものではなく、上記のような半導体装置内の複数の半導体 I C チップが同時に動作することによる生じる半導体装置の問題を解決するものではない。

【 0 0 0 7 】

本発明は上記課題を解決すべくなされたものであり、その目的とするところは、複数の半導体チップを積載して収納する半導体装置において各半導体チップへ

の安定した電源供給を可能とする半導体装置を提供することにある。

【0008】

【課題を解決するための手段】

本発明に係る半導体装置は、各々が複数のパッドを配列した複数の半導体素子を積載して収納し、それらの半導体素子のうちの少なくとも2つに対して電源電圧を供給する棒状の電源電圧供給用フレームを備える。

【0009】

【発明の実施の形態】

以下添付の図面を参照して、本発明に係る半導体装置の実施の形態を詳細に説明する。

【0010】

実施の形態1.

図1に、本発明に係る半導体装置の構成を示す。図1(a)に示すように、半導体装置1は内部に複数の半導体ICチップ11、13を積載して収納したパッケージ(MCP)である。半導体ICチップ11は半導体ICチップ13より大きく、半導体ICチップ11上に半導体ICチップ13が戴置される。

【0011】

図1(b)に示すように、半導体ICチップ11、13にはそれぞれその長手方向において複数のパッド(接続点)21、23が配列されている。パッド21、23は、半導体ICチップ11、13に対して電源電圧の供給や、信号の伝達を行なうための電極である。パッド21、23には電源電圧供給用のパッド21a、23aが含まれる。各半導体ICチップ11、13はそれぞれ複数の電源電圧供給用のパッドを有している。半導体ICチップ11、13の信号用のパッドは外部端子を構成するリードフレーム30とボンディングワイヤで接続されており、これにより半導体装置外部との間で信号のやりとりを行なう。

【0012】

本実施形態の半導体装置1において、各半導体ICチップ11、13に電源電圧を供給するための手段としてバー形状の導体(例えば金属)からなる電源供給用フレーム31aを設けている。電源供給用フレーム31aは外部引出し用のリ

ードフレームを延長して形成し、半導体 I C チップの側面に沿って付設されている。電源供給用フレーム 3 1 a は大きい方の半導体 I C チップ 1 1 上において半導体 I C チップ 1 1 のパッド列と半導体 I C チップ 1 3 のパッド列との間に配置される。これにより、半導体 I C チップ 1 1、1 3 の双方による電源供給用フレーム 3 1 a の共有が可能となる。

【 0 0 1 3 】

図 1 (b) に示すように、電源供給用フレーム 3 1 a に対し、半導体 I C チップ 1 1 の電源供給用パッド 2 1 a 及び半導体 I C チップ 1 3 の電源供給用パッド 2 3 a がそれぞれボンディングワイヤ 2 9 により接続される。このとき、各半導体 I C チップにおいて複数の電源供給用パッドが電源供給用フレーム 3 1 a に接続される。これにより、半導体チップへの電源供給能力を向上させることができる。

【 0 0 1 4 】

また、電源供給用フレーム 3 1 a は半導体 I C チップ 1 1、1 3 のパッド 2 1、2 3 列に沿ってその近傍に配設されているため、電源供給用フレーム 3 1 a と電源供給用パッド 2 1 a、2 3 a との間を接続するボンディングワイヤ 2 9 の長さを最短にできるという効果がある。

【 0 0 1 5 】

以上のように本実施形態の半導体装置では、電源電圧を供給するための電源供給用フレームを半導体 I C チップ近傍に配設したことにより、半導体 I C チップの複数の電源供給用パッドに電源への電源供給を可能とした。これにより、同時に複数の半導体 I C チップが動作する半導体装置において安定した電源供給を可能とする。

【 0 0 1 6 】

なお、以上では、半導体装置が半導体 I C チップを 2 個収納した例について説明したが、半導体装置はさらに多くの半導体 I C チップを収納してもよい。

【 0 0 1 7 】

実施の形態 2 .

図 2 に本発明に係る別の半導体装置の構成を示す。本実施形態では、1 つの電

源供給用フレーム 3 1 b により各半導体チップへの電源供給を可能としている。

【 0 0 1 8 】

すなわち、電源供給用フレーム 3 1 b は、積載された半導体 I C チップ 1 1、1 3、1 5 のそれぞれの電源供給用パッドに対して電源を供給するために各半導体 I C チップの長手方向に延在する部分と、それらの長手方向に延在する部分を連結する部分とからなる。電源供給用フレーム 3 1 b は半導体装置 1 内部において半導体 I C チップの側面に沿って立体的に曲折されて付設されている。

【 0 0 1 9 】

各半導体 I C チップに対して電源供給用フレームを独立に設けた場合にはフレーム間をワイヤボンディングする必要があるが、図 2 に示すように各半導体 I C チップに対する電源供給用フレームを一体として形成することにより、フレーム間のワイヤボンディングが不要となる。本実施形態の電源供給用フレームによっても実施の形態 1 のものと同様、半導体 I C チップの複数の電源電圧供給用パッドに対して電源供給が可能となり、安定した電源供給が実現できる。

【 0 0 2 0 】

実施の形態 3 .

図 3 に本発明に係るさらに別の半導体装置の構成を示す。本実施形態では、多段積層構造のパッケージにおいてアセンブリ時に半導体装置間の高さ調整のために挿入される部材であるスペーサを電源供給用手段として用いる。

【 0 0 2 1 】

図 3 (a) に示すように、半導体 I C チップ 1 7 上に半導体 I C チップ 1 8 がスペーサ 4 1 を介在して積載されている。スペーサ 4 1 は導電材料により形成され、高さ調整の機能とともに導電部材としての機能を果たす。

【 0 0 2 2 】

図 3 (b) は、半導体装置を図 3 (a) に示す矢印 A の方向から見た図である。スペーサ 4 1 には電源供給点が設けられ、このスペーサ 4 1 の電源供給点 4 1 a と半導体 I C チップ 1 7、1 8 の電源供給用パッド 2 7 a、2 8 a とがワイヤボンディングされる。本実施形態においても、一つの半導体 I C チップの複数の電源供給用パッド 4 1 a がスペーサ 4 1 に電氣的に接続されるため、前述の実施

の形態のものと同様に電源強化が実現できる。

【 0 0 2 3 】

このような導電性を有するスペーサを用いることにより、新たにフレーム配置のための領域を確保する必要がなく、また、所定の装置の高さを確保しつつ安定した電源供給を実現することが可能となる。

【 0 0 2 4 】

なお、スペーサ 4 1 全体が導電材料で形成されなくてもよく、電源供給点を含む一部のみが導電材料で形成されたものでもよい。

【 0 0 2 5 】

【発明の効果】

本発明によれば、積載された複数の半導体チップをパッケージした半導体装置において、一の半導体チップの複数のパッドに対して電源電圧を供給できるため、複数の半導体チップを同時に動作させる場合においても十分な電源供給が実現できる。

【図面の簡単な説明】

【図 1】 (a) 本発明の実施の形態 1 における半導体装置の構成を示す図、及び (b) 実施の形態 1 の半導体装置内の積載された複数の半導体チップを上から見た図。

【図 2】 (a) 本発明の実施の形態 2 における半導体装置の構成を示す図、及び (b) 実施の形態 2 の半導体装置内の積載された複数の半導体チップを上から見た図。

【図 3】 (a) 本発明の実施の形態 3 における半導体装置の構成を示す図、及び (b) 実施の形態 3 の半導体装置内の積載された複数の半導体チップを (a) に示す矢印 A の方向から見た図。

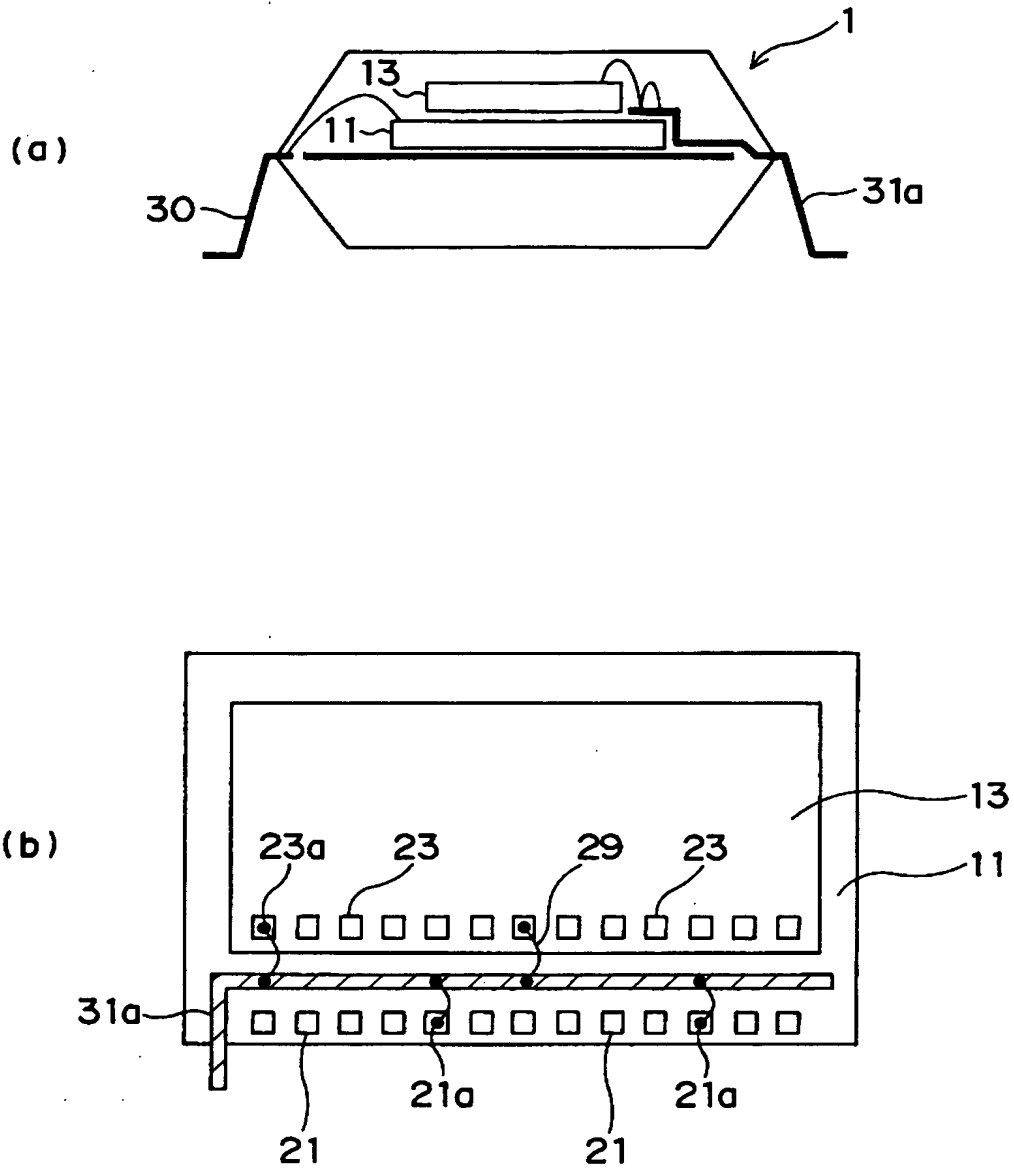
【符号の説明】

1 半導体装置、 1 1, 1 3, 1 5, 1 7, 1 8 半導体 I C チップ、 2 1, 2 3, 2 5, 2 7, 2 8 パッド、 2 1 a, 2 3 a, 2 5 a, 2 7 a, 2 8 a 電源供給用パッド、 2 9 ボンディングワイヤ、 3 0 外部引出しリードフレーム、 3 1 a, 3 1 b 電源供給用フレーム、 4 1 電源供給用パ

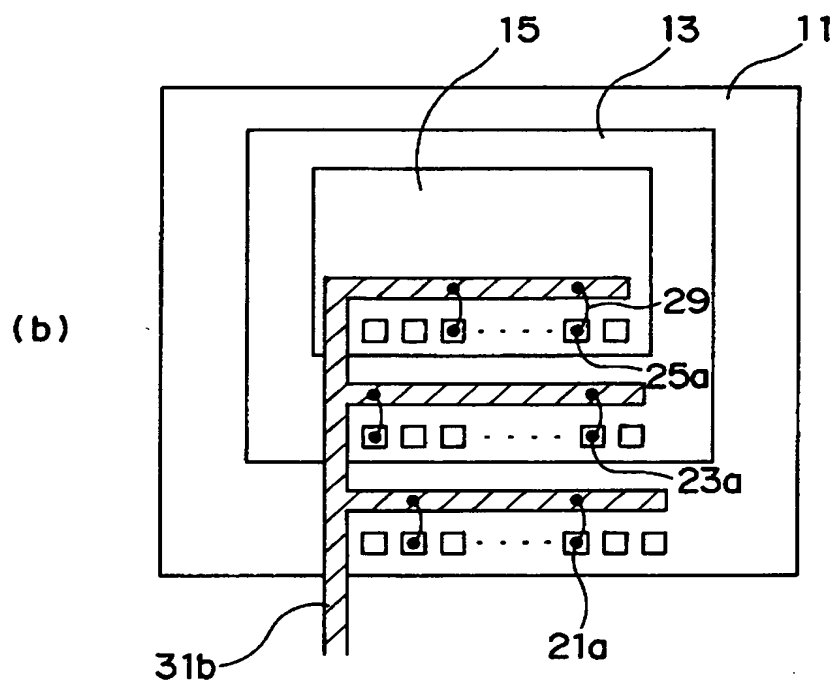
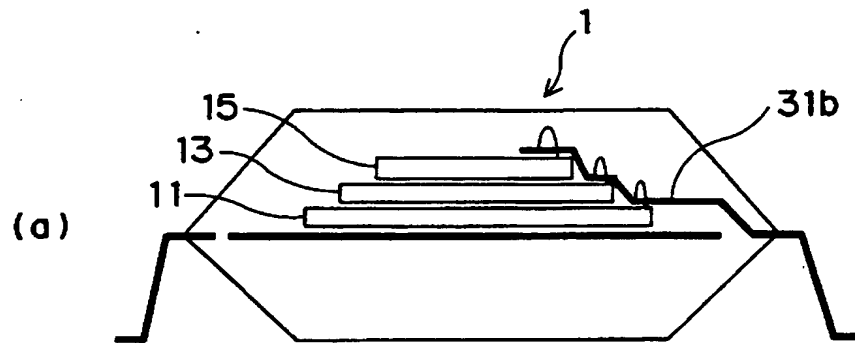
ッドを備えたスペーサ、 4 1 a スペーサの電源供給用パッド

【書類名】 図面

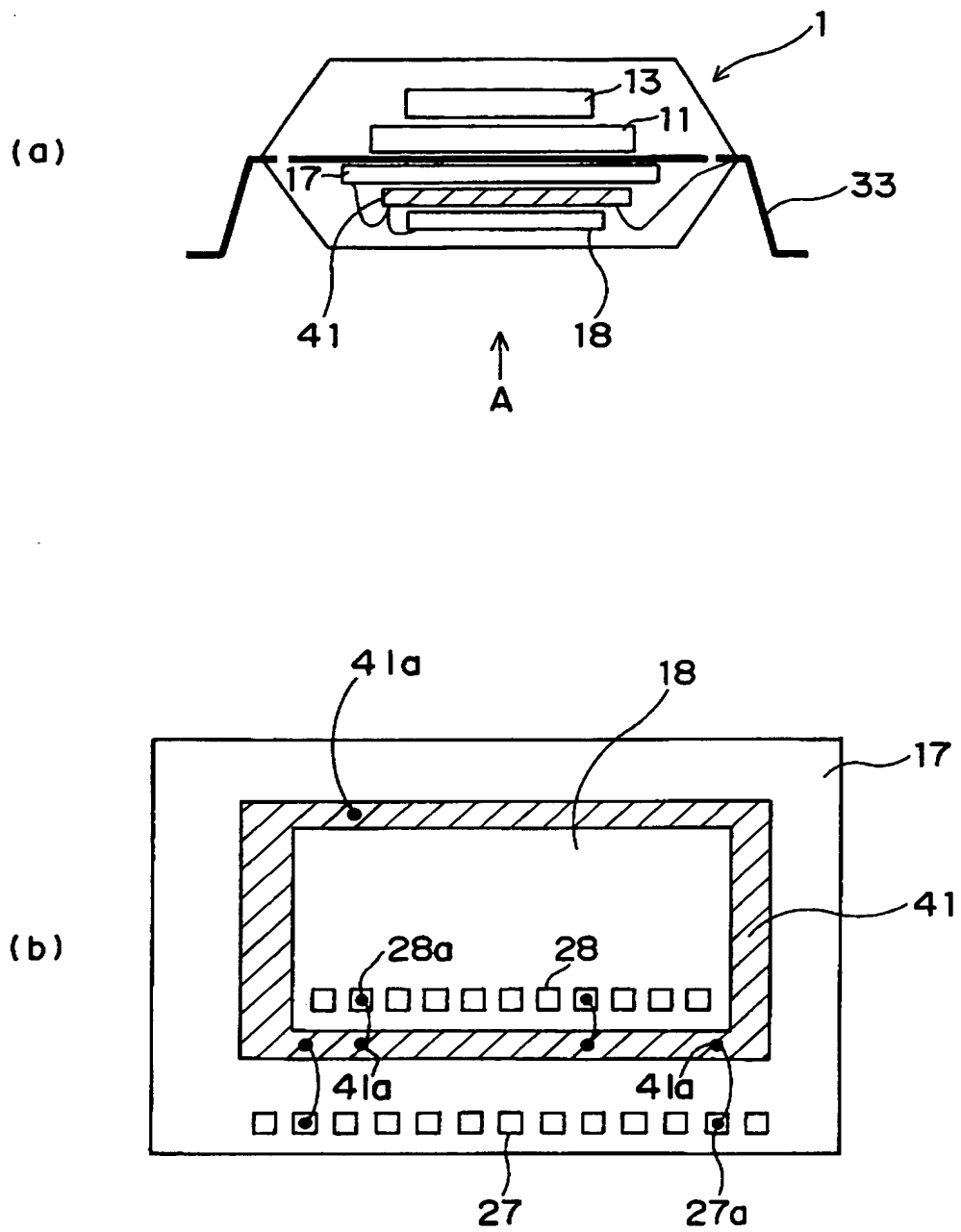
【図 1】



【図 2】



【図 3】



【書類名】 要約書

【要約】

【課題】 複数の半導体チップを積載して収納する半導体装置において各半導体チップへの安定した電源供給を可能とする半導体装置を提供する。

【解決手段】 各々が複数のパッド 2 1、2 3、2 1 a、2 3 a を配列した複数の半導体チップ 1 1、1 3 を積載して収納した半導体装置において、各半導体チップ 1 1、1 3 に対して電源電圧を供給する棒状の電源電圧供給用フレーム 3 1 a を設けた。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 6 0 1 3]

1. 変更年月日	1 9 9 0 年 8 月 2 4 日
[変更理由]	新規登録
住 所	東京都千代田区丸の内 2 丁目 2 番 3 号
氏 名	三菱電機株式会社